

# NDR-Klein-Computer ohne Warte-Zyklen

Wie in „Mikrocomputer Schritt für Schritt 2“ beschrieben, muß der Prozessor 68008 im NDR-Klein-Computer beim Betrieb mit der Floppy-Karte FLO-2 durch genau drei Warte-Zyklen gebremst werden. Dazu soll die JMP-Brücke auf der dritten Position stecken, wodurch natürlich auch jeder Speicher- und Peripherie-Zugriff verlangsamt wird. Bei der hier vorgestellten Schaltungsänderung werden ohne zusätzliche Bauteile drei Warte-Zyklen nur dann erzeugt, wenn die Peripherie-Adressen \$C0...\$CF angesprochen werden. Außer FLO-2 sind also noch CAS und BANK-BOOT betroffen, was jedoch mit keinerlei Nachteilen verbunden ist, weil der CAS-Betrieb ohnehin langsam ist und der Boot-Bereich nur beim Einschalten kurz angesprochen wird.

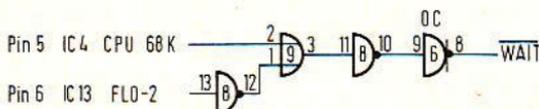
Voraussetzung für die Modifikation ist eine Auswertung der Wait-Leitung durch die CPU wie in „Mikrocomputer Schritt für Schritt 2“ (Seite 8) beschrieben, was von vielen Anwendern sicher ohnehin schon realisiert worden ist.

Nun wird Pin 5 des Schieberegisters 74LS164 (IC 4) auf der CPU-Karte mit Pin 2 des Oder-Gatters 74LS32 (IC 9) auf der FLO-2-Karte verbunden. Diese Verbindung kann unter Nutzung der JMP1-Steckerleiste auf der CPU-Karte in freier Verdrahtung hergestellt werden, eleganter ist es jedoch, die überflüssige Buslei-

tung 1 (-5 V) zu benutzen. Die -5 V können bei Bedarf leicht aus -12 V auf jeder Karte erzeugt werden. Es wird also auf der CPU68K Pin 5 von IC 4 mit Pin 1 der Bus-Steckerleiste verbunden. Auf FLO-2 wird Pin 1 der Bus-Steckerleiste mit Pin 2 von IC 9 verdrahtet. Pin 6 des Vergleichers 74LS85 (IC 13) führt High-Pegel, wenn die Floppy-Karte adressiert wird.

Nach Invertierung durch Verbindung mit Pin 13 des Inverters 74LS04 (IC 8) gelangt das Signal durch Verbindung von Pin 12 (IC 8) mit Pin 1 (IC 9) an den anderen Eingang des Oder-Gatters, an dessen Ausgang Pin 3 das WAIT-Signal erzeugt wird. Da das Oder-Gatter keinen Open-Collector-Ausgang hat, ist eine doppelte Invertierung notwendig, denn an IC 6 ist noch ein Inverter mit OC-Ausgang frei: Pin 3 (IC 9) wird mit Pin 11 (IC 8) verbunden, Pin 10 (IC 8) wird mit Pin 9 (IC 6) verbunden und Pin 8 (IC 6) wird mit Pin 33 der Bus-Steckerleiste verbunden – fertig!

Wenn aus anderen Gründen erforderlich, können ohne weiteres auf der CPU-Karte ein, zwei oder (kaum sinnvoll) drei Warte-Zyklen eingestellt werden. Bei mehr als drei Warte-Zyklen ist ein zuverlässiger Floppy-Betrieb nicht möglich. Die Schaltung läuft beim Autor unter Mikrodos zusammen mit UFORM68K fehlerfrei. Eckhard Walter



Nach dieser kleinen Schaltungsänderung kann der Prozessor auch mit Floppy-Karte wieder ungebremst auf das RAM zugreifen