

Rainer Walther

VIA 6522 am NDR-68008

Vor dem Anschluß des preiswerten und universellen Bausteins 6522 an ein 68008-System steht der Bau einer kleinen Schaltung zur Synchronisierung mit dem Systemtakt.

Der Anschluß des 6522 an den 68008 ist problematisch, da die VIA die Daten synchron zum $\Phi 2$ -Takt, der 68008 dagegen asynchron überträgt. Zwar läßt sich der 68008 auf synchrone I/O-Bausteine umschalten, was jedoch auf der CPU-68K-Platine nicht berücksichtigt wurde. Somit benötigt man eine Zusatzschaltung, die den Zugriff auf die VIA mit dem $\Phi 2$ -Takt synchronisiert (Bild 1).

Das $\Phi 2$ -Signal (2 MHz) wird aus dem 8-MHz-Takt mit zwei D-Registern im 74LS175 erzeugt. Mit RESET wird über die Inverter I3 und I4 das Flipflop FF1 und somit auch FF2 bis FF4 gelöscht.

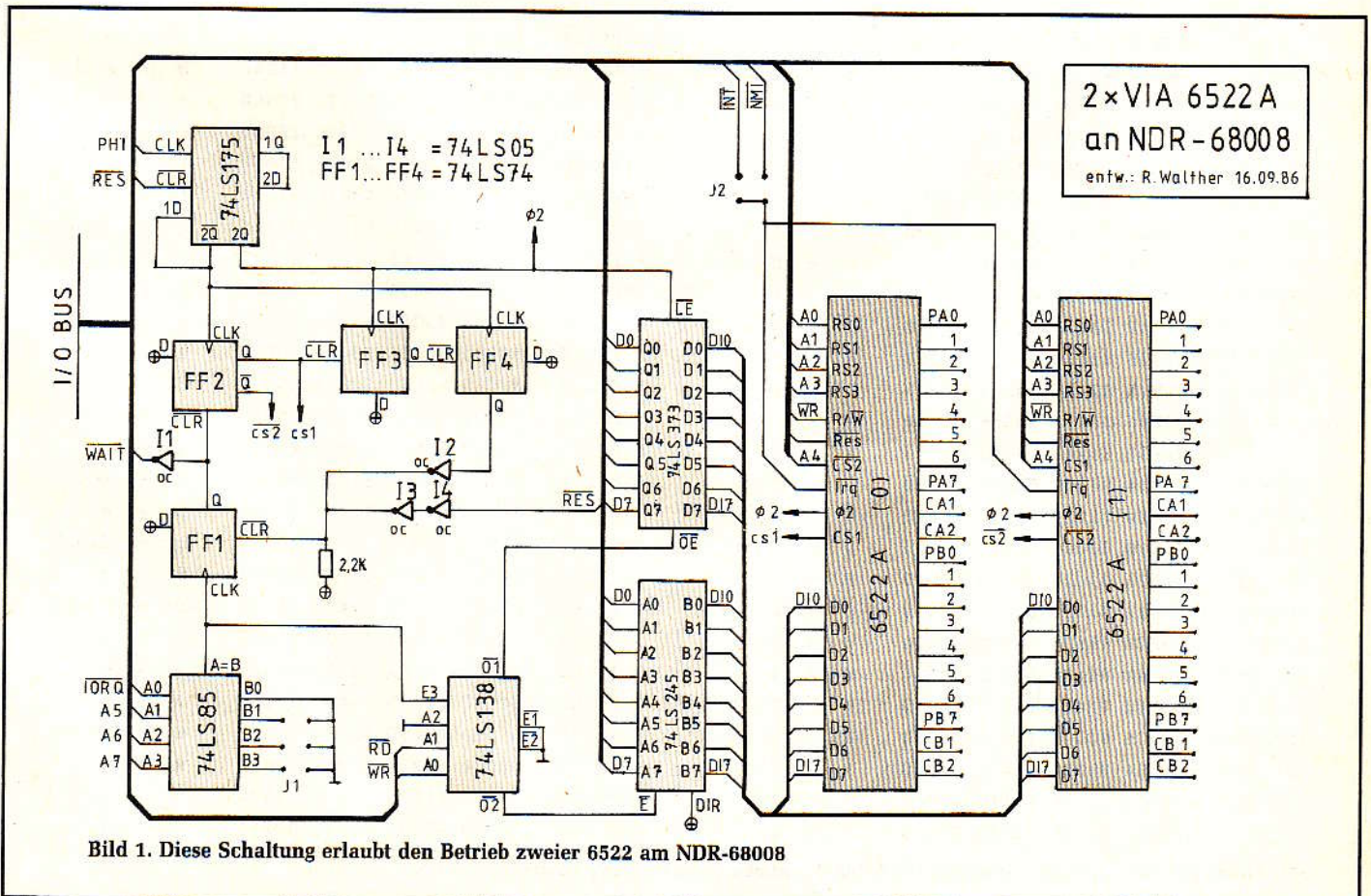
Bei einem I/O-Zugriff wird FF1 über den Vergleichler 74LS85 gesetzt. Dabei wird über I1 die WAIT-Leitung am Bus aktiviert und der Prozessor angehalten.

Ebenso gibt der nun freigegebene Demultiplexer 74LS138 in Abhängigkeit der RD- und WR-Leitungen den Treiber 74LS245 beim Schreiben oder den Zwischenspeicher 74LS373 beim Lesen von Daten frei. Die Trennung der Treiber ist notwendig, da die Daten der VIA beim Lesen nur etwa 10 ns nach der fallenden Flanke von $\Phi 2$ stabil bleiben. Sie werden durch $\Phi 2$ gesteuert und für 500 ns im 74LS373 zwischengespeichert. Der Prozessor hat somit genügend Zeit zur Übernahme.

Das nun freigegebene FF2 wartet auf die fallende Flanke von $\Phi 2$ und gibt FF3 frei, ebenso über cs1 und cs2 beide VIAs. Die Auswahl VIA-0 oder VIA-1 erfolgt über die Adrebleitung A4.

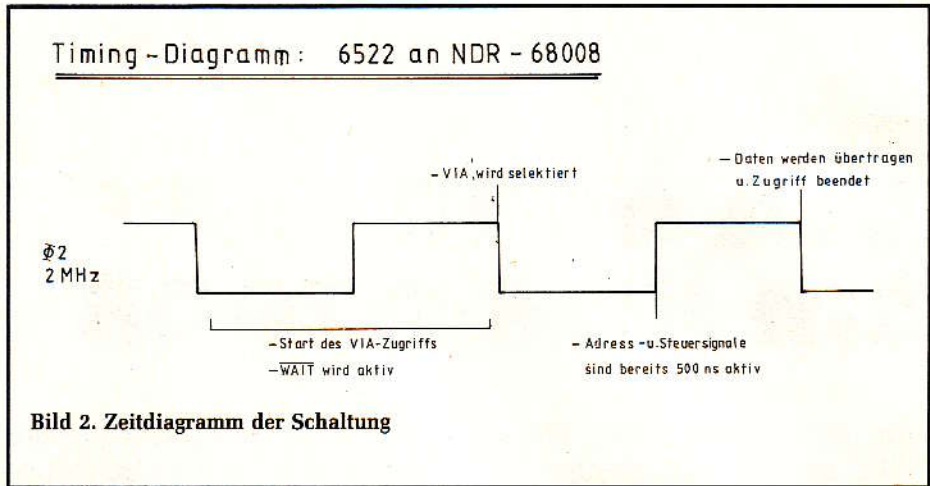
Nun beginnt der eigentliche Datentransfer. Die Adreß- und Steuerleitungen an der selektierten VIA bleiben für 500 ns stabil. Durch die steigende Flanke von $\Phi 2$ wird FF3 gesetzt und FF4 freigegeben. Bei der nächsten fallenden Flanke werden die Daten übertragen und FF4 gesetzt. Dabei wird über I2 FF1 gelöscht, die WAIT-Leitung wird inaktiv, und nun kann auch der Prozessor den Datentransfer beenden.

Der VIA-Zugriff dauert folglich ein bis zwei $\Phi 2$ -Takte, je nachdem, wann der



Prozessor in bezug auf $\Phi 2$ auf die Karte zugreift (siehe Timing-Diagramm, Bild 2). Man sollte deshalb nur die 2-MHz-VIAs 6522A verwenden, um die Zugriffszeit in Grenzen zu halten. Der Frequenzteiler für das $\Phi 2$ -Signal ist ebenfalls für 2-MHz-VIAs ausgelegt. Will man trotzdem 1-MHz-Typen verwenden, müssen zwei weitere D-Register-Stufen eingefügt werden. Die Adresse der Platine läßt sich mit J1 in 32-Byte-Schritten einstellen und sie belegt 32 Byte im I/O-Bereich des Prozessors.

Mit J2 kann man die Interrupt-Priorität einstellen. Will man keinen Interrupt erzeugen, so läßt man J2 offen.



Der mc-68000-Computer lernt griechisch

Viele wissenschaftliche Formeln verwenden griechische Buchstaben. Um sie auf dem Bildschirm darstellen zu können, sind kleine Änderungen im Zeichensatz nötig. Das Bild zeigt eine An-

passung für den mc-68000-Computer im 80-Zeichen-Modus: Auf der linken Seite stehen die geänderten Inhalte des Zeichensatz-Generators RAMs, rechts die neue Tastaturbelegung.

Falls mit beiden Zeichensätzen gearbeitet werden soll, so muß der aktuelle Zeichensatz von \$FFF008...\$FFF1D7 in einen freien RAM-Bereich gerettet und bei Bedarf zurückgeschrieben werden.

Alle im Bild nicht aufgeführten Zeichen (Zahlen und Sonderzeichen) wurden nicht geändert.

Georg Hausladen

\$FFF008	\$1818	\$243C	\$4266	\$0000	A	→	A	\$FFF108	\$0000	\$3A44	\$443A	\$0000	a	→	α
\$FFF010	\$7C22	\$3C22	\$227C	\$0000	B	→	B	\$FFF110	\$3C42	\$7C42	\$427C	\$4040	b	→	β
\$FFF018	\$1824	\$5A5A	\$2418	\$0000	C	→	ε	\$FFF118	\$1C24	\$1EC4	\$4438	\$0000	c	→	ε
\$FFF020	\$1818	\$2424	\$427E	\$0000	D	→	Δ	\$FFF120	\$1E20	\$3C42	\$423C	\$0000	d	→	δ
\$FFF028	\$7E22	\$3820	\$227E	\$0000	E	→	E	\$FFF128	\$0000	\$7E3C	\$403E	\$0000	e	→	ε
\$FFF030	\$082C	\$4A4A	\$2C08	\$0000	F	→	φ	\$FFF130	\$0000	\$344A	\$4A3C	\$0808	f	→	φ
\$FFF038	\$7E22	\$2020	\$2070	\$0000	G	→	Γ	\$FFF138	\$0000	\$4624	\$1818	\$2818	g	→	γ
\$FFF040	\$6642	\$3C42	\$4266	\$0000	H	→	H	\$FFF140	\$0000	\$5C62	\$4242	\$0202	h	→	η
\$FFF048	\$1C08	\$0808	\$081C	\$0000	I	→	I	\$FFF148	\$0000	\$4040	\$423C	\$0000	i	→	ι
\$FFF050	\$7E42	\$3C00	\$427E	\$0000	J	→	ε	\$FFF150	\$3E40	\$3C40	\$403C	\$027C	j	→	ξ
\$FFF058	\$7628	\$3030	\$2876	\$0000	K	→	K	\$FFF158	\$0000	\$6638	\$3866	\$0000	k	→	κ
\$FFF060	\$1818	\$2424	\$4266	\$0000	L	→	Λ	\$FFF160	\$2050	\$1010	\$2846	\$0000	l	→	λ
\$FFF068	\$4266	\$5A5A	\$4266	\$0000	M	→	M	\$FFF168	\$0000	\$4242	\$427C	\$4040	m	→	μ
\$FFF070	\$4662	\$524A	\$4662	\$0000	N	→	N	\$FFF170	\$0000	\$4644	\$5860	\$0000	n	→	ν
\$FFF078	\$1824	\$4242	\$2418	\$0000	O	→	O	\$FFF178	\$0000	\$3C42	\$423C	\$0000	o	→	ο
\$FFF080	\$7E24	\$2424	\$2466	\$0000	P	→	Π	\$FFF180	\$0002	\$3C64	\$2466	\$0000	p	→	π
\$FFF088	\$0000	\$0000	\$0000	\$0000	Q	→	Blank	\$FFF188	\$0000	\$0000	\$0000	\$0000	q	→	Blank
\$FFF090	\$7C22	\$3C20	\$2070	\$0000	R	→	P	\$FFF190	\$0000	\$3C42	\$427C	\$4040	r	→	ρ
\$FFF098	\$7E42	\$1020	\$227E	\$0000	S	→	Σ	\$FFF198	\$0002	\$3C44	\$4438	\$0000	s	→	σ
\$FFF0A0	\$3E2A	\$0808	\$081C	\$0000	T	→	T	\$FFF1A0	\$0002	\$3C48	\$0A04	\$0000	t	→	τ
\$FFF0A8	\$084A	\$4A3C	\$081C	\$0000	U	→	Υ	\$FFF1A8	\$0008	\$6A2A	\$2A1C	\$0808	u	→	υ
\$FFF0B0	\$3C42	\$2418	\$5A7E	\$0000	V	→	ν	\$FFF1B0	\$0000	\$2A4A	\$4A34	\$0000	v	→	ω
\$FFF0B8	\$0000	\$0000	\$0000	\$0000	W	→	Blank	\$FFF1B8	\$0000	\$0000	\$0000	\$0000	w	→	Blank
\$FFF0C0	\$6624	\$1818	\$2466	\$0000	X	→	X	\$FFF1C0	\$0000	\$6224	\$1818	\$2426	x	→	χ
\$FFF0C8	\$7622	\$1408	\$081C	\$0000	Y	→	Y	\$FFF1C8	\$0000	\$6622	\$221C	\$0000	y	→	υ
\$FFF0D0	\$7E44	\$0810	\$227E	\$0000	Z	→	Z	\$FFF1D0	\$7E10	\$2040	\$403C	\$027C	z	→	ζ

Mit diesen Speicherinhalten bringt der mc-68000-Computer griechische Buchstaben auf den Bildschirm